

EMI 抑制と電磁界シミュレーションの活用

小磯賢智*, 濱口 聡*, 水谷誠司*

EMI Control and Analysis of Electromagnetics Field Simulation

Kenchi KOISO, Akira HAMAGUCHI and Seiji MIZUTANI

1. はじめに

電子機器の小型・高性能化技術の進歩により外来ノイズの混入による誤動作が問題になってきている。その理由の1つは、動作周波数が高くなることで信号の波長が短くなり、これまで無視できていた回路配線が素子として振る舞うことで信号劣化を引き起こすからである。完成後の基板に対して劣化を防ぐ対策をすることは、一般的に困難をとまなう。このように電磁的な影響を与える妨害波のことをEMI(Electromagnetic Interference)と呼び、EMI対策や問題というキーワードと共に使用される。いずれも不要な電磁波を抑制する技術的な内容を含んでいることが多い。

本稿は、このEMIを抑制する事例として、プリント回路基板上の高速信号源を想定したEMIの抑制に有効な手法の1つとして、磁性体シートを使った基板回路上のシールド効果について検証を行った。

1. 1 EMI 抑制の基本ルール

EMIの発生要因となるEMC(Electro Magnetic Compatibility)の基本的な考え方については、図1のようなノイズの発生と耐性の相関関係¹⁾があり、左側からのEMIの発生経路としては、発生源となっているLSIなどの能動デバイスがあり、そこから高速信号が配線回路やプリント基板を伝わり、最終的には配線や筐体がアンテナの役割となって外部へ不要な電磁波が放出される。逆の経路ではイミュニティ(ノイズ耐性)の考え方で左辺側からの経路となり、外部からのノイズ進入を防ぐようなGND(グラウンド)の強化など、設計段階で前もって考慮しておくことが必要である。

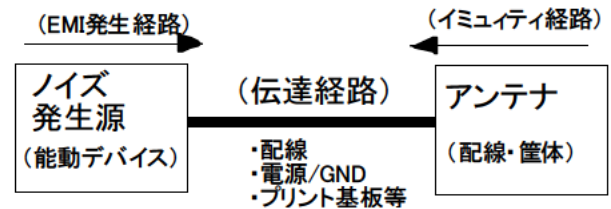


図1 EMCの基本的な考え方

また、プリント基板や配線についてEMI発生を抑える要素技術としては概ね次のようなことが挙げられる。

- ① ワイヤリング技術
- ② グラウンディング技術
- ③ シールド技術

1つ目のワイヤリング技術は回路基板を設計する上で欠かすことができない回路配線技術のことで、素子や部品を接続する基本技術である。しかし単に部品同士を接続すればよいのではなく、配線方法によって完成後の妨害波の発生にかなり影響を及ぼすことになる。

2つ目のグラウンディング技術は接地方法のことで、グラウンドが安定していると電位も安定するため妨害波は発生しにくくなる。しかしわずかでも電位差があれば電流が流れ、コモンモードノイズとなり電磁波ノイズが発生することになる。

3つ目のシールド技術は、ノイズを遮蔽することで、筐体内部や外部からの妨害波を抑える技術のことである。回路基板自身から発生する放射ノイズは、別の配線や素子に電磁的に結合することで、本来伝わる信号とは異なる信号歪みを生みだし、そ

* 電子・機械研究課

のまま相手に伝わることで誤動作の原因となる。他にも電源系統の対策としてはフィルタリング技術がある。

このうちのシールド効果について被測定体のマイクロストリップ線路(Microstrip Line)および測定用プローブの作成を通して検証を行った。

2. 実験方法

2. 1 マイクロストリップ基板の作成

今回の実験で作成したマイクロストリップ線路基板を図2に示す。基板表面は中央長手方向に銅箔パターンを形成し、裏面は銅箔のみで覆われている。基板の上下面は電氣的に分離しており、その中間部は誘電体(ガラスエポキシ)から成る。低周波帯域で動作するプリント基板はFR-4(Flame Retardant Type4)と呼ばれるガラスエポキシ基板が使われていることが多い。この実験でも入手のしやすさから同素材を使用している。基板のスペックは厚さ1.6mmで大きさは100(L)×25(H)mmである。

マイクロストリップ線路はプリント基板における

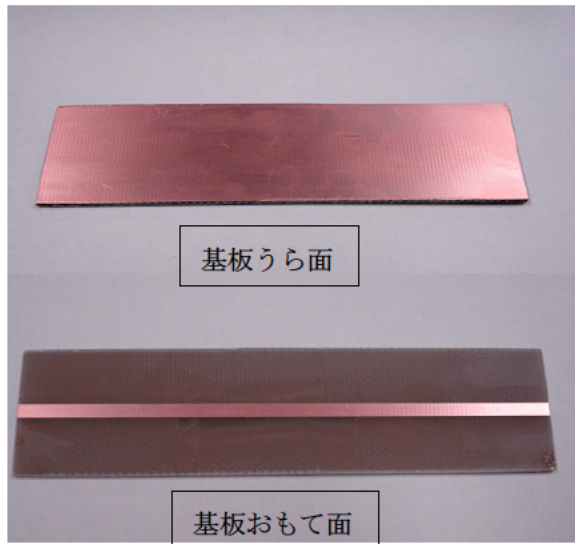


図2 マイクロストリップ線路基板

伝送線路の基本モデルであり、高周波回路では単なる線路ではなく1つの素子として振る舞う。また同軸ケーブルの特性と極めて近く、線路上を準TEMモード(Transverse Electromagnetic Mode)で信号が伝わる。

マイクロストリップ線路を回路素子と見なす考えは図3に基づく構造による。高周波伝送時には配線

の単位長さあたりに一定量の抵抗成分と容量成分が線路に混在し、それが無限に分布していることから、それをLCRの集中定数素子で示すと分布回路として表現することができる²⁾。

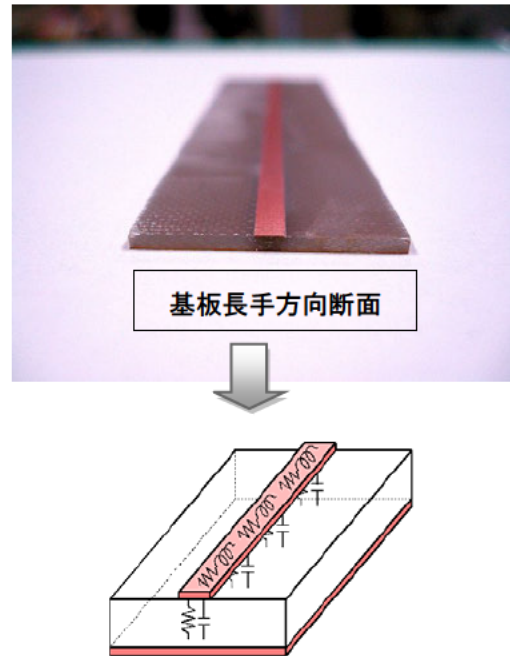


図3 基板断面と分布回路の様子

2. 2 磁界測定プローブの作成

次にマイクロストリップ線路基板から放射される妨害波を捕らえるため、磁界プローブの作成を行った。使用ケーブルとして1.5D規格の網組同軸線を用い、特性インピーダンスは50Ωである。図4は完成したプローブ全体で、先端の円形プローブ部分と100mmの直線フィーダ部分から成っている。またプローブ先端の①と末端②の接続部分を拡大したものをそれぞれ示している。

全体としては1本のフィーダ線を先端だけを円形に丸めたような形に見えるが、実際はループ円形部分は①から②の上部経路と下部経路からフィーダ端子まで接続された2つのブロックで構成されている。

①部分はわずかに隙間が見えるが、実際には中心部導体が他方の外部網組に接続してあり、接続上の限界から1mm程度の隙間ができてしまう。したがって全体としては1ターンのループアンテナとして機能する。

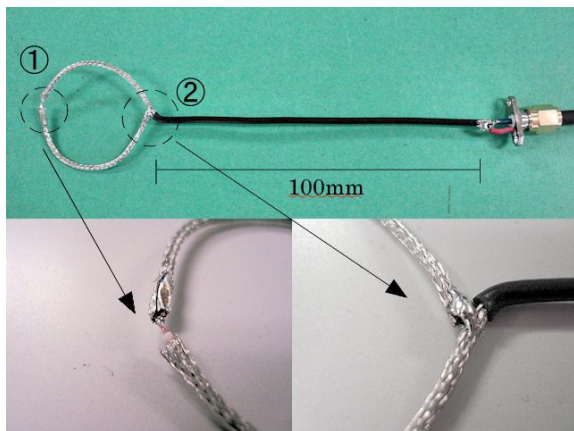


図4 磁界測定プローブ全体

3. 結果と考察

3.1 基板特性の実測

測定対象のマイクロストリップ線路基板は計測器とのマッチングを考慮して特性インピーダンスが 50 となるようにストリップ線幅を $3 \pm 0.1\text{mm}$ 以内を目標に作成した。しかし手作業による試作を繰り返していることから、多少の誤差が含まれることは避けられない。

実際に完成した基板の性能を見るために、図5のような SMA コネクタを基板両端にハンダ付けし、

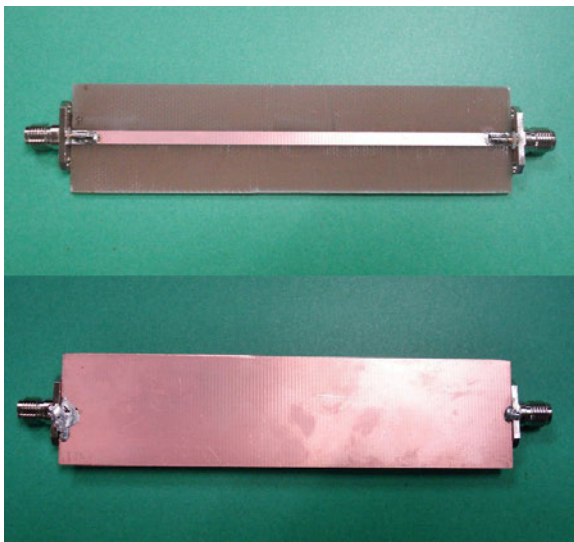


図5 SMA コネクタ装着後の基板

ベクトルネットワークアナライザ(以下、VNA)で高周波帯域における基板の入力反射応答(S11)および伝送特性(S21)を調べた。

図6は基板の入力インピーダンス特性を示すスミ

ス・チャートである。図の中央付近に見える渦巻きが重なったように見える黒い模様は、特定の周波数における基板のインピーダンス値が連続してプロットされていることからこのような形で表現されており、中央付近に集中していることから、測定範囲ではインピーダンスが 50 付近に収まっていることが予測できる。

実際に、特定の計測ポイント5点について周波数を測定したところ、50MHzで49.5、1GHzで48.2、3GHzで50.1、10GHzで50.5、また13.5GHzでは43.1となり、機器の測定上限である13.5GHz以外の4ポイントについては、おおむね50のインピーダンス特性があることがわかった。

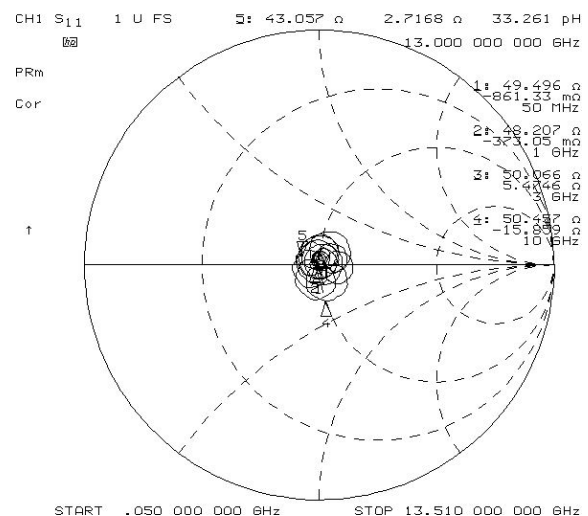


図6 入力インピーダンス特性(50MHz-10GHz)

さらに図7の伝送特性を見ると、図中矢印のある10GHzの測定ポイントで-4dBの伝送損失が見られ、上限周波数の13.5GHzでは損失はおよそ-7dBで元から半分以上の損失が見られる。

これらの2つの結果から総合的に判断すると、10GHz付近までの周波数範囲においては、50の特性インピーダンスを持つことから反射影響は極めて小さく、また信号劣化の影響も少ないことから、基板性能としては50MHz~10GHzまでの範囲においては、一定の性能は確保されていると判断することができる。

3.2 解析結果と考察

図8は基板スベックに基づいた伝送特性についての電磁界シミュレーションによる解析結果である。

図7の実測結果と比較すると直線的にグラフが低下している傾向は変わらないが、実測結果では図8の解析結果と比べるとわずかな凹凸が見られる。これは測定時に回路基板以外に接続コネクタやケーブル、接続端の反射による損失が含まれているためであり、解析結果のような理想的なグラフになることはない。

ただし10GHzまでのグラフ全体の損失特性を測定結果と比べるとほぼ一致していることから、正しい実測定が行われていることが判断できる。

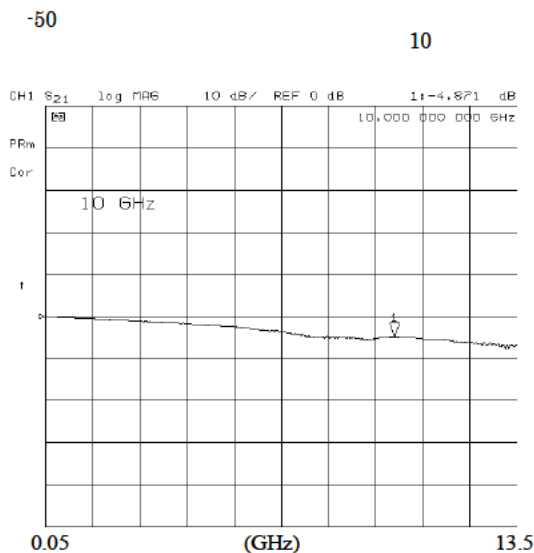


図7 基板の伝送特性(50Hz-10GHz)

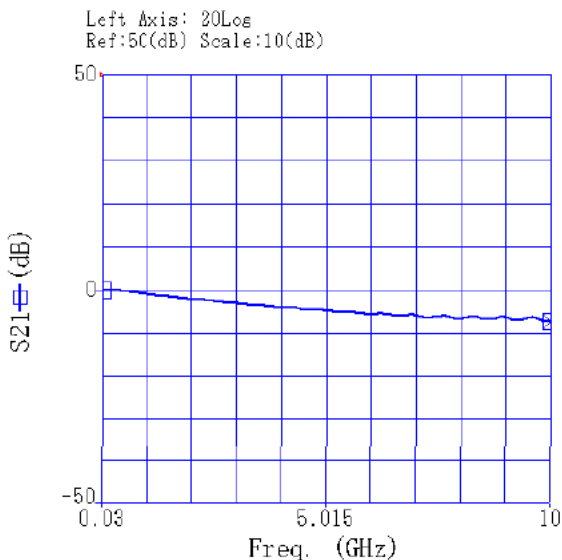


図8 基板の伝送特性解析の結果

3.3 磁界プローブによる測定

3.3.1 測定手法

伝送線路上の磁界シールドによる効果を測定する

ため、2.2節で述べた磁界プローブを用いて図9のような方法で測定を行った。

マイクロストリップ線路の基板には25mm×25mm×0.1mmのシート状の磁性体を基板中央付近に上から貼付けを行った。また接続コネクタは3.5mmのSMAコネクタを通じてVNAの出力ポートに接続しており、基板の終端は50Ωのターミネーターでインピーダンス整合をとっている。

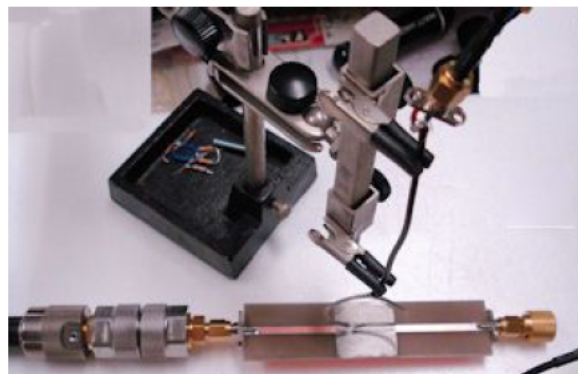


図9 磁界プローブによる実測風景

一方の測定プローブは、基板に対してほぼ垂直につり下げる形でフィード部を上下2カ所でクリップして垂直に固定を行い、一方の円ループ部分は基板上のストリップ線路に沿った方向で、図9に示すような基板に対して垂直な仮想面上にループ面が平行になる形で設置を行った。

ループの張り出し方向をストリップ線路に対して平行に設置する理由は、線路上を電界が進む方向に対して、磁界はその線路周辺を取り巻く垂直面で円心状に発生するためであり、電界の強さによって磁

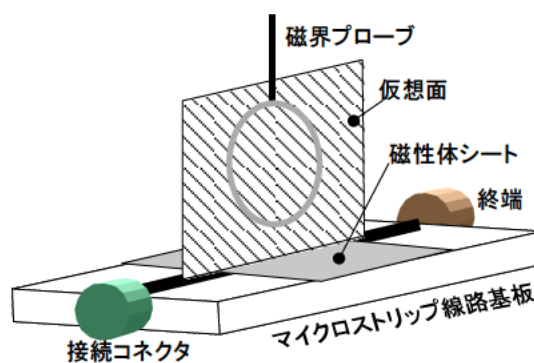


図10 磁界プローブの設置方向

束量も変化する。したがって図10のようなループ方面で設置する必要がある。

3.3.2 測定結果と考察

図 11 および図 12 に磁界プローブを用いて測定した実測および解析の結果を示す。印と 印は同じ周波数における測定ポイントであり、前者は磁性体シートを貼付しない場合の結果で、後者は貼付した場合の伝送特性である。

図 12 の解析結果については実測結果とあまり一致が見られないが、この原因としてはシミュレーションは周辺影響のない理想的な状態での結果であり、現実には基板や接続端子による影響があることから、それらは解析結果に反映されていないためである。ただしグラフ全体の傾向としては近似している。

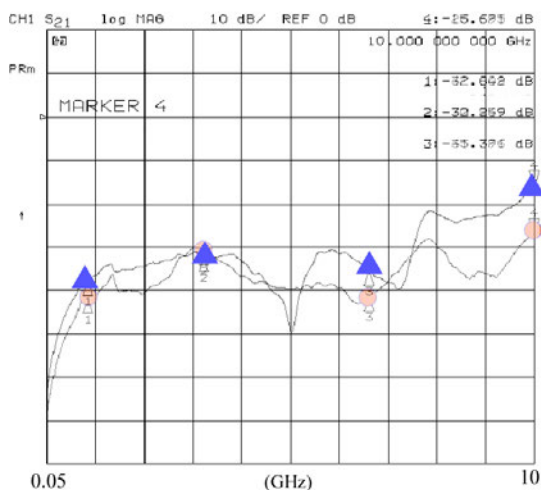


図 11 プローブによる実測結果

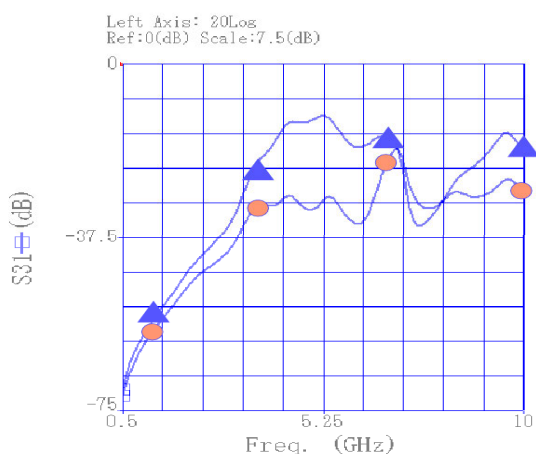


図 12 シミュレーション解析結果

なお、S31の意味合いとしてはストリップ線路を入力として、その基板上的磁性体シートを中間にモ

デル化し、さらにプローブからの出力をモデル化している。両者の結果からシートを基板に貼付していない場合には線路上の磁束量に応じた電圧がそのままプローブに誘起されることから、電磁的な結合度が高まっている様子がわかる。

一方で貼付した場合の測定結果では、磁性体シートによる遮蔽効果によって磁束密度も小さくなることから磁界も弱まり、伝送特性は悪くなっている。

以上の結果から、磁性体シートを貼付しない場合は、貼付したときと比べて外部に放射される妨害波の発生が多く、逆にシートが基板に貼付されている場合は基板から発生する妨害波を抑制可能なことが両者の結果から読み取ることができた。

なお、図 11 の実測結果についてグラフ中央付近の 5GHz 付近で と の値が逆転している部分が見られるが、これは基板自身の共振モードによる影響が強く現れていると思われる、この付近の周波数帯では遮蔽効果があまり期待できないことを意味している。

4. まとめ

EMI の抑制効果の 1 つとして有効と考えられるシールド技術について、妨害波を測定するための磁界プローブの作成を行い、マイクロストリップ線路基板上的磁性体シート貼付による遮蔽効果の検証を行った。その結果、線路上の貼付により磁界発生を抑えられることが磁界プローブの測定結果とシミュレーションによる解析結果から確かめることができた。

今後は配線技術あるいはグラウンドに対する抑制技術についても、実測と解析ツールの活用により検証を行っていく予定である。

参考文献

- 1) 久保寺忠：“コストとノイズ低減を両立させるプリント基板とシステム設計法”. 中小企業人材育成セミナー, p36(2009)
- 2) 佐藤ほか：“EMC 概論”. 三松株式会社, p130(1996)
- 3) 株式会社エム・イーエル：“S-NAP Suite Release5”. (2007)

(本研究は法人県民税の超過課税を財源としています)