

高周波 (GHz) における電磁雑音低減技術の開発

プリント回路基板における高周波雑音発生状況の検討

小磯賢智^{*} , 濱口 聡^{*}

Development of Noise Reduction Techniques in the GHz Frequency Range
Studies on the Occurrence of High-frequency Noise in Printed Circuit Board

Kenchi KOISO and Akira HAMAGUCHI

1. はじめに

電子機器から発生する高周波雑音は他機器の正常動作を妨害することから、各国においては雑音レベルを抑制するために電磁環境規制 (EMC 規制) が実施されている¹⁾。近年、電子機器の小型化・高周波化が進展したことに伴い、高周波雑音の抑制は困難になりつつある。特に、高周波雑音の波長が機器の物理的寸法と同様またはそれ以下となるケースにおいては、雑音の抑制が更に困難となる。このような背景の下、情報技術装置に対する我が国と欧州の放射エミッション規制が平成 23 年 10 月 1 日より 1 GHz 超の周波数へ適用範囲が広げられ^{2, 3)}、各国の EMC 規制はますます厳しくなる状況下にある。当所では、これまでに高周波測定装置や電磁界シミュレーションを用いた実験や解析を実施しており、報告を行ってきた⁴⁻⁶⁾。そこで、本報では、試作基板の実測と電磁界シミュレーションとの比較実験を行うことにより、プリント回路基板 (PCB) における 1 GHz 超の高周波雑音について、その発生状況等の検討を実施したので、その結果について報告する。

2. 実験方法

PCB から放射される高周波雑音の発生状況等を把握するため、全面平板やマイクロストリップ線路等の典型的な配線パターンの PCB を各種試作し、以下のような実験を行った。試作基板の例として、

^{*} ものづくり研究課

図 1 (a) に全面平板の両面基板を、図 1 (b) にマイクロストリップ線路 (隣接 GND 付き) を示す。



(a) 全面平板 両面基板



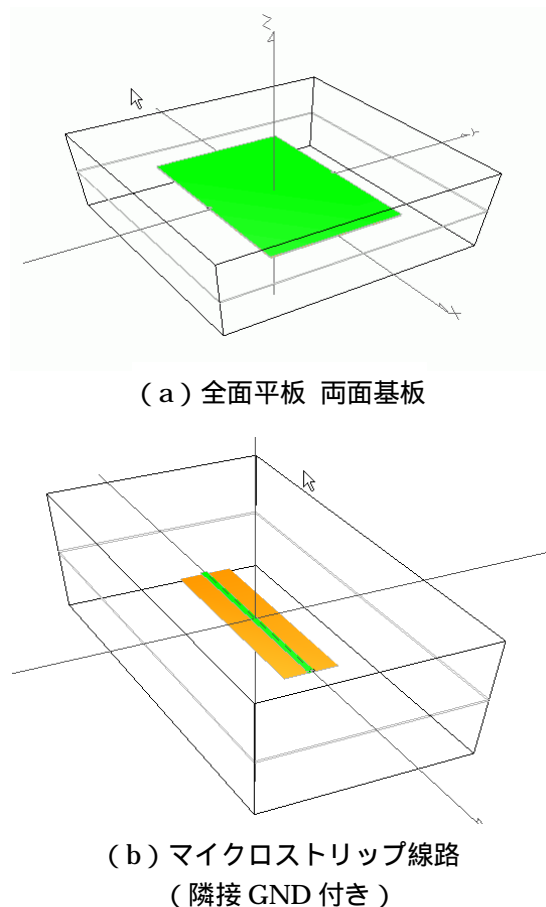
(b) マイクロストリップ線路
(隣接 GND 付き)

図 1 試作基板

2. 1 S パラメータ

図 1 の試作基板について、ベクトルネットワークアナライザ (8719D, Hewlett Packard 社製, 以下, 「VNA」という.) と電磁界シミュレーションにより S パラメータの実測と解析をそれぞれ行った。試

作基板の電磁界シミュレーションモデルの例として、図 2 (a) に全面平板の両面基板のモデルを、図 2 (b) にマイクロストリップ線路 (隣接 GND 付き) のモデルを示す。



(a) 全面平板 両面基板

(b) マイクロストリップ線路
(隣接 GND 付き)

図 2 電磁界シミュレーションモデル

2.2 放射電界強度

図 1 の試作基板について、放射エミッション測定により放射電界強度の実測を行った。その際には、自作発振器を用いて試作基板に高周波信号を印加した状態で実測を行った。自作発振器の写真を図 3 に示す。

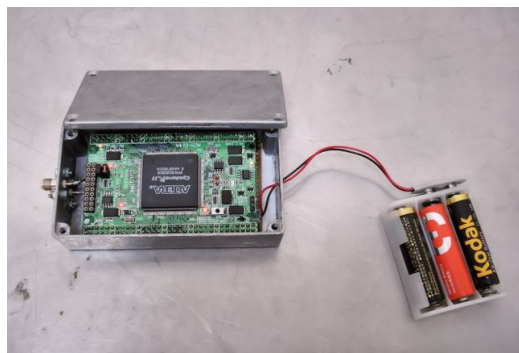
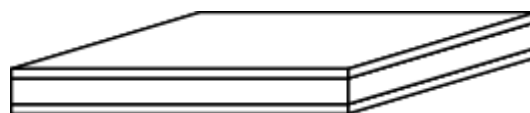


図 3 自作発振器

3. 実験結果

本報では、実験した試作基板の一例として、図 1 (a) に示す両面をととも全面平板とした PCB について、その結果を報告する。実験した試作基板の仕様を図 4 に示す。



基板寸法	100 mm × 150 mm
基板厚さ	1.6 mm
銅箔厚さ	35 μm
基板材質	FR4

図 4 実験した試作基板の仕様

3.1 S パラメータ

図 4 の試作基板の S パラメータについて、VNA 実測結果と電磁界シミュレーション結果を比較したものを図 5 に示す。710 MHz、960 MHz、1.2 GHz、1.4 GHz、1.7 GHz 付近に固有の共振点が存在し、実測とシミュレーションの結果はよく一致している。

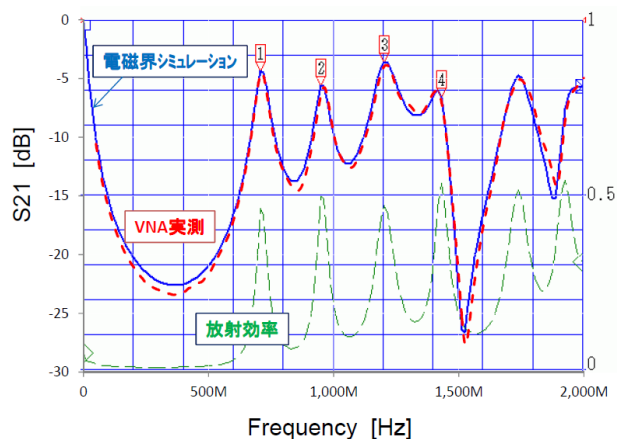


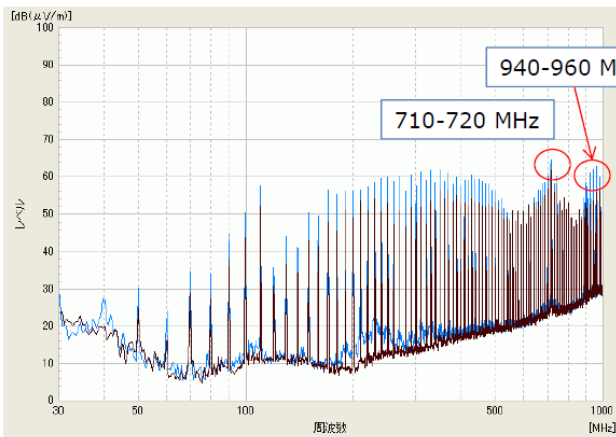
図 5 S パラメータ比較

(VNA 実測と電磁界シミュレーション)

3.2 放射電界強度

図 4 の試作基板の放射電界強度について、放射エミッション測定による実測結果を図 6 に示す。710 ~ 720 MHz、940 ~ 960 MHz、1.18 ~ 1.20 GHz、1.4 GHz、1.7 GHz 付近に固有の共振点が存在し、雑音レベルが高いことがわかる。これらの共振点は、前述した VNA 実測結果や電磁界シミュレーション結果とよく一致している。

30MHz - 1GHz



1GHz - 6GHz

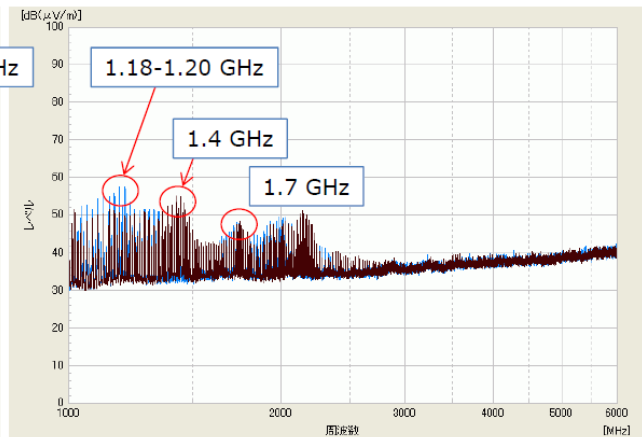


図 6 放射電界強度実測結果

4. 考察

PCBにおいて雑音低減化を図るには、それぞれ固有の共振点が必ず存在するため、ノイズ対策部品に頼るだけでなく、実測や電磁界シミュレーションを活用する等の方法により製作前に固有の共振点を確認し、それを避けるように設計を行うことが可能である。ただし、実際の機器に実装されている PCB は、本報で実験したケースと比べて遥かに複雑な配線パターンであるため、製作前に固有の共振点を確認するのは容易ではなく、電磁界シミュレーションで解析することは更に困難を極める。よって、より複雑な配線パターンについては、本報で実験したように VNA 測定や放射エミッション測定による実測を活用するのが現実的な方法であり、今回の実験でその実測方法が有効であることを確認できた。また、本報で実施した実験では、PCB の配線パターンを工夫して積極的に雑音低減化を図るまでには至らなかったが、本件については今後の課題とし、今回確立した試作基板の実測方法を活用して雑音低減化が可能な配線パターンを模索していきたい。

5. まとめ

PCB における 1 GHz 超の高周波雑音について、典型的な配線パターンを各種試作し、VNA 測定と放射エミッション測定により S パラメータと放射電界強度の実測を行った。また、電磁界シミュレーションを用いて試作基板モデルの解析を行った。その結果、配線パターンを工夫して積極的に雑音低減化を図るまでには至らなかったものの、PCB における雑

音を試作基板の実測により確認する方法が有効であることを確認できた。今後は、今回確立した試作基板の実測方法を活用して雑音低減化が可能な配線パターンを模索していきたい。

謝辞

本報の実験に用いた 1 GHz 超放射エミッション測定システムは、平成 22 年度電源立地地域対策交付金交付事業（経済産業省）により機器設備の整備を行いました。関係各位に心より御礼申し上げます。

参考文献

- 1) 佐藤利三郎ほか：“EMC 電磁環境学ハンドブック 資料編 EMC 規格規制”。三松。(2009)
- 2) Official Journal of the European Union, 52 (C197), p3 (2009)
- 3) 一般財団法人 VCCI 協会：“適合確認試験における 1GHz 超放射妨害波測定施行のお知らせ”。<http://www.vcci.jp/topics/detail.php?n=81> (2011)
- 4) 小磯賢智ほか：“シールド材評価装置の電磁波シミュレーション解析”。平成 20 年度三重県工業研究所研究報告, 33, p44-47 (2009)
- 5) 小磯賢智ほか：“EMI 抑制と電磁界シミュレーションの活用”。平成 21 年度三重県工業研究所研究報告, 34, p62-66 (2010)
- 6) 小磯賢智ほか：“電子回路基板の EMI ノイズ対策技術”。平成 22 年度三重県工業研究所研究報告, 35, p15-21 (2011)