

## 高周波 (GHz) における電磁雑音低減技術の開発

### — プリント回路基板の電源プレーンにおける雑音低減化の検討 第二報 —

山口裕史\*, 濱口 聡\*

#### Development of Electromagnetic Noise Reduction Techniques in the GHz Frequency Range

#### — Studies of Electromagnetic Noise Reduction in Power and Ground Planes of Printed Circuit Board (Part2) —

Yuji YAMAGUCHI and Akira HAMAGUCHI

The aim of this study is to reduce the electromagnetic noise generated from electrical products. Multilayer circuit, parallel plate resonance, substrate including a ground and a power planes were prepared. The noise sources were located on the surface plane and the noise was measured by using the radiated emission measurement system. As a result, the location of noise source greatly influenced the noise intensity. Namely, 10 dB of the noise was lowered by locating it in the center of the surface plane. We developed the simple design method to place the noise source in center of the plane, and it was effective in reducing electromagnetic noise.

Keywords: Electromagnetic Compatibility (EMC), Electromagnetic Interference (EMI), Printed Circuit Board, Noise Reduction, Resonance of Power and Ground Planes

### 1. はじめに

近年、電子機器の内部回路の低電力化や小型軽量化が進んだため、他の製品から発生する電磁雑音に対する感受性が大きくなり、誤動作しやすくなっている。このため、各国において雑音レベルを抑制するための電磁環境規制はより厳しくなる傾向にある<sup>1,2)</sup>。

我が国においては、平成 26 年 1 月 1 日に「電気用品の技術上の基準を定める省令の全部を改正する省令」が施行され、これまで指定品目ごとに目的、要求水準や検証方法等まで規定された「仕様規定」から、目的及び機能的要求に限定した「性能規定」

に改定された。また、電気用品の品目の「大括り化」の検討もされていて、将来的には階層的規格体系に移行することで国際整合や対象品目が拡大され、規制が強化されると考えられている<sup>3)</sup>。

当所では、これまでに高周波測定装置や電磁界シミュレーションを用いた実験や解析を実施しており<sup>4-6)</sup>、プリント回路基板における GHz 帯の高周波雑音について発生状況等の検討<sup>7)</sup>や、様々な面状配線パターン（プレーン形状）の基板の放射電界強度を測定することより、雑音低減化に取り組んできた。そこで、本研究事業では、これまで平行平板共振器の構造を成す様々なパターンの基板を作成し、そこから放射する電界強度（放射電界強度）を測定する実験を繰り返し、雑音低減化の手法について検討し

\* ものづくり研究課

てきた。

前報<sup>8)</sup>の実験は、スペクトラムアナライザ (Rohde & Schwarz 社製 FSL 3/13) のトラッキングジェネレータ機能を用いて、基板に配置した SMA コネクタから模擬雑音を注入し、測定を行った。その結果、雑音発生源の位置をプレーン中央部に配置した場合について、雑音低減化の可能性を示した。

本報では発信器 IC から雑音を発生させ、発信器 IC 等の部品類の実装位置が異なる 4 層基板を数種作成し、比較測定することで、前報で示した雑音低減化手法の有効性を検証した。

## 2. 実験方法

### 2.1 基本形状の確認

電気製品のプリント回路基板において、電源 (VCC) やグラウンド (GND) の配線を面状 (プレーン) とし、多層プリント回路基板に割り当てる設計手法が多用されている<sup>9)</sup>。図 1 に 4 層基板における電磁雑音発生のイメージを図示した。これら VCC プレーンと GND プレーンは、プレーン間に挟まる基板材料を含めて平行平板共振器を形成し、この構造下で電源回路に高周波電流が流れた場合、当該共振器の共振周波数において電磁雑音が発生し、端部から外部空間へ放射される。

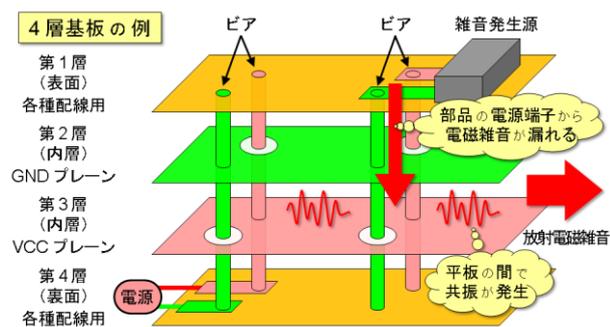


図 1 4層基板電磁雑音発生イメージ

本報の実験は、当所の放射エミッション測定システム<sup>8)</sup>を用いて測定した。概要図を図 2 に示す。試作基板は、厚さ 0.6 mm、基板材料 FR-4、4 層構成 (内部に VCC プレーンと GND プレーン、両面に信号線)、横幅 100 mm、縦幅 80 mm の矩形を基本形状とした。図 3a) に作成した基板全体写真を、図 3b) に雑音発生源となる発信器 IC 等の部品類を拡大した写真を示す。図 3a) の部品類は基板中央に実装し

ており、他に作成した基板のひとつは図中の丸点線の位置に部品類を実装した。

なお、基板と電池を繋ぐ接続ケーブルから無視できない強度の電磁波放射が確認できたため、これまでの測定ノウハウを活用し、当該ケーブルを床置用電波吸収体の予備品で包み込んで測定することで、円滑に実験を行った。

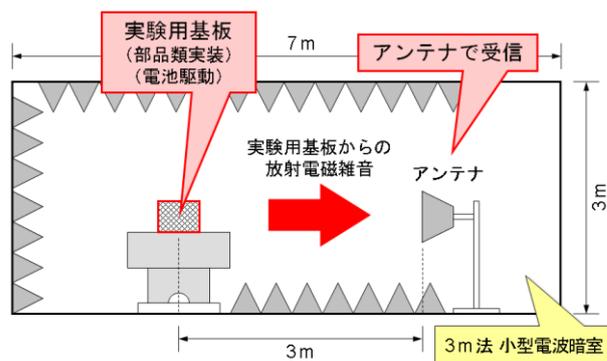
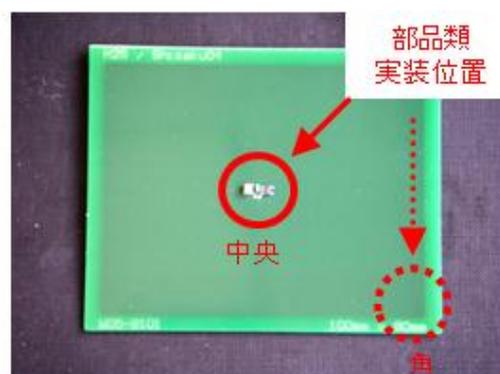
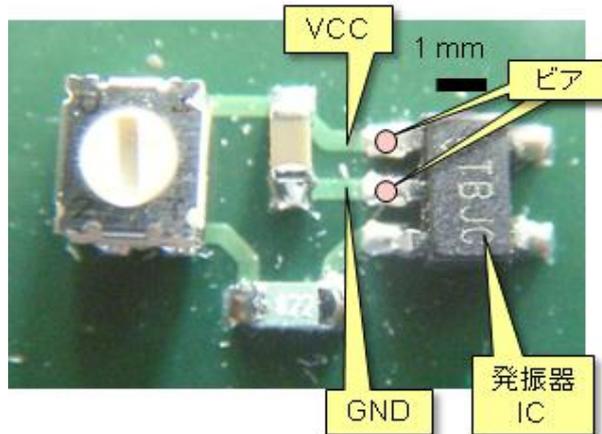


図 2 放射エミッション測定システム概要図



a) 基本形状基板 (写真は部品類を中央に実装した基板)



b) 実装部品類拡大写真

図 3 基本形状基板

## 2. 2 雑音発生源位置の影響

矩形平行平板共振器において、ある共振モードの定在波について電界分布の節となる箇所を励振した場合には当該共振モードの定在波が発生しないことが報告されている<sup>10)</sup>。太鼓やギターの場合は両端が節となり中央を叩けば共振が起こりよく音が出る(図4)。反対に、端を叩くと共振は起こらない。基板においては端が腹になり、奇数の共振モードにおいては中央が節となる。中央でノイズが発生しても太鼓の端を叩くことと同じことが基板上で起こる。このことは、雑音発生源となる部品をプリント回路基板上の特定の位置にうまく配置できれば雑音低減化に効果がある可能性を示している。一方、プリント回路基板上に実装する部品の大きさはゼロではなく有限の大きさがあることから、特定の共振モードを励振しない箇所に雑音発生源となる部品を、どの程度の位置精度で配置すべきかについては検討の余地がある。

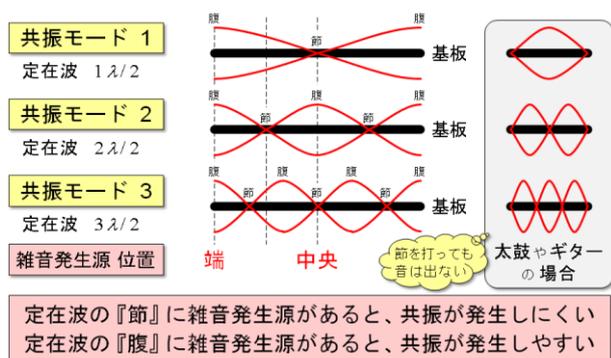


図4 励振位置による共振モードの違い

そこで、基本形状基板について、部品類の位置をプレーン中央部から右下へ意図的に徐々にずらしていった場合(図5)に、放射電界強度がどのように変化するか測定を行った。なお、部品類位置のプレーン中央部からの『ずれの大きさ』については、本報では『プリント回路基板の中央から横方向及び縦方向へそれぞれ同一にずらした寸法』と定義し、ずれの大きさをそれぞれ0, 1, 2, 3, 4, 6, 8, 10 mm とした基板を作成した。

## 2. 3 発信器 IC 等部品位置の影響

前節においては、プレーン中央部からの部品類位置のずれによる放射電界強度の影響を検証したが、そもそも部品類のどの位置をプレーン中央部に配置すれば雑音低減化効果が最大になるのか、つまり部

品類が基板を励振する位置はどこになるのが厳密には不明であったので検証した。プレーン中央部に配置した部品類の位置をそれぞれ、(1) 発信器 IC パッケージ中心、(2) 発信器 IC 発振出力端子、(3) 発信器 IC 電源入力端子、(4) 電源・GND 配線ビアとした基板を作成(図6)し、比較測定を行うことで励振位置の特定を試みた。



図5 部品類実装位置のずれ方

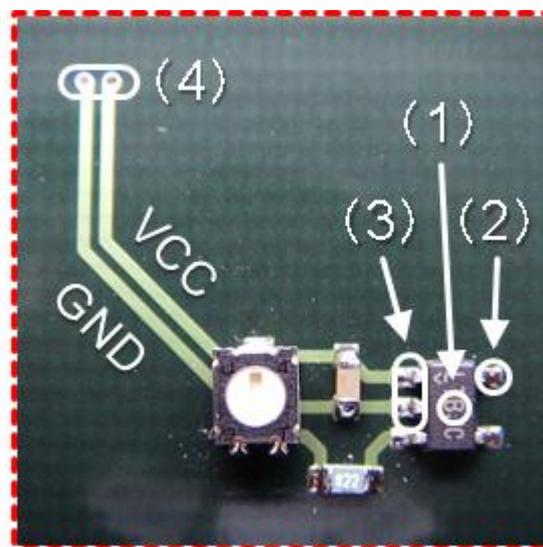


図6 励振位置の検証用基板(プレーン中央部に丸印の中心を配置した基板をそれぞれ作成)

## 3. 結果及び考察

### 3. 1 基本形状の確認

図3の基板の中央に部品類を配置した場合と、基板の角に部品類を配置した場合における放射電界強度の測定結果を図7に示す。今回の測定周波数帯域における基板材料の比誘電率  $\epsilon_r$  は 4.3 ~ 4.4 程度と

推定され<sup>11)</sup>、矩形平行平板共振器の主な共振点は式1から表1のとおり算出される<sup>3,12)</sup>。

$$f_{m,n} = \frac{c_0}{\sqrt{\epsilon_r \mu_r}} \sqrt{\left(\frac{m}{2a}\right)^2 + \left(\frac{n}{2b}\right)^2} \quad (\text{式 1})$$

表 1 試作基板の主な共振点 (計算値)

共振点 $f_{m,n}$	共振周波数 [GHz]
$f_{1,0}$	0.72
$f_{0,1}$	0.90
$f_{1,1}$	1.2
$f_{2,0}$	1.4
$f_{0,2}$	1.8
$f_{3,0}$	2.2
$f_{0,3}$	2.7

ここで、 $f_{m,n}$  は共振周波数、 $a$  は横幅、 $b$  は縦幅、 $m$  及び  $n$  は共振モード番号、 $c_0$  は真空中の光速、 $\epsilon_r$  は比誘電率、 $\mu_r$  は比透磁率である。

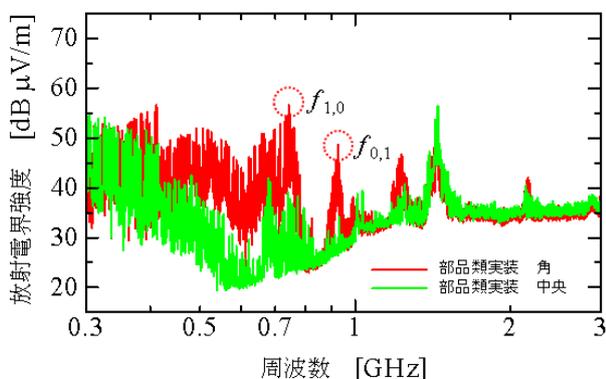


図 7 部品類実装位置の違いによる放射電界強度

部品類の位置を角とした場合は共振点  $f_{1,0}$ ,  $f_{0,1}$  の放射電界強度は非常に大きな値を示しているが、中央に配置した場合は角の場合と比較して小さい。一方、共振点  $f_{2,0}$ ,  $f_{0,2}$  については、両者の違いはほとんどない。雑音発生源を中央に配置するだけで奇数モード共振を低減することが改めて確認できた。

今回の測定結果と計算値及び前報測定結果とは極めてよく一致しており、基本形状とした図3の基板が問題なく正常に機能していることを確認できた。なお、共振点  $f_{3,0}$ ,  $f_{0,3}$  ではどの測定結果も放射電界強度は非常に低く、部品類位置による有意な差が出

なかった。これは、発信器 IC の出力が充分ではなく、この測定系では上手く測定できなかったと考えられる。ただ、前報で報告した模擬雑音による実験では共振モード3は共振モード1と同様の結果を得ており、本報は共振モード1の結果のみで雑音低減化について考察することとした。

### 3. 2 雑音発生源位置の影響

部品類位置をプレーン中央部から徐々にずらしていった場合、共振点  $f_{1,0}$ ,  $f_{0,1}$  の放射電界強度の値をプロットした結果を図8に示す。横軸は各ずれの大きさを各共振点の波長で除算した。例えば共振周波数が0.72GHzであればその波長は200mmであり、ずれの大きさが10mmの場合、除算した結果は5%となる。縦軸は各基板の共振点における放射電界強度を各共振点の最大強度で減算した。ずれの大きさが0mmの場合、放射電界強度は非常に小さいが、ずれの大きさが大きくなるに従って徐々に放射電界強度は大きくなっていくことがわかる。

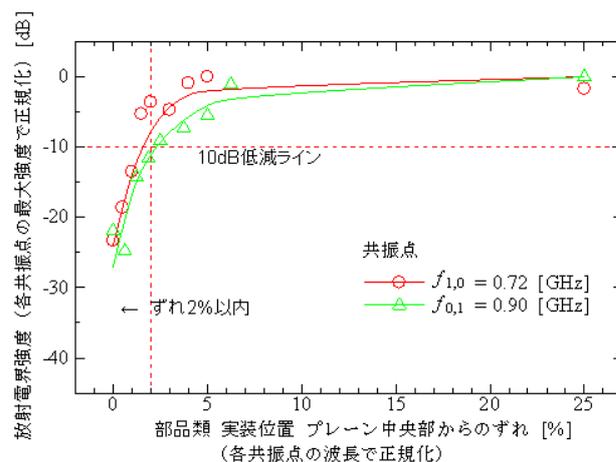


図 8 部品類実装位置のずれによる放射電界強度

部品類の位置がプレーン中央部から約2%以内のずれの場合は放射電界強度が最大強度に比べて10dB程度小さく観測されることがわかる。このことから、雑音発生源をプレーン中央部から雑音波長の約2%以内に配置すれば、10dB程度の雑音低減効果が得られることがわかった。前報の模擬雑音の注入による実験では波長の2%以内において15dB以上の低減効果が得られたことに比べ、低減効果が少ない結果となった。模擬雑音の注入点は基板の中央に配置できるが、部品類の励振位置は厳密には不明で、基板の中央からわずかにずれた位置を基準としたためと考えられる。これについては次節でさら

に考察する。

### 3. 3 発信器 IC 等部品位置の影響

プレーン中央部に配置した部品の位置をそれぞれ、

(1) 発振器 IC パッケージ中心, (2) 発振器 IC 発振出力端子, (3) 発振器 IC 電源入力端子, (4) 電源・GND 配線ビアとした基板の測定結果を表 2 に示す。(1) ~ (3) の結果に違いはほとんどないが, (4) は他と比べて 10dB 程度低く, 電源・GND 配線のビアが励振位置と考えられ, ビアの位置を基板の中央に置くことが雑音低減化において重要事項となる。

なお, 電源・GND 配線のビアの位置さえ中心に置けば雑音を低減できるのであれば, 設計の自由度は格段に上がる。このことを検証するため, ビア位置をプレーン中央とし, 部品類を中央より離れた基板を数種類作成・測定したが, どの基板においてもより多くの共振点が発生する結果となり, 雑音低減化には至らなかった。これは, ビアと部品間の配線が長くなったことで, 新たな共振が発生したことが原因と考えられる。やはり雑音発生源は関連部品を含めてプレーン中央に配置する必要がある。

表 2 プレーン中央部に配置した部品位置の違いによる放射電界強度

プレーン中央部に配置した 部品の位置	放射電界強度 [dB $\mu$ V/m]	
	共振モード (1, 0) $f_{1,0} = 720\text{MHz}$	共振モード (0, 1) $f_{0,1} = 900\text{MHz}$
	(1) 発振器 IC パッケージ中心	35.9
(2) 発振器 IC 発振出力端子	38.5	42.0
(3) 発振器 IC 電源入力端子	35.4	43.1
(4) 電源・GND 配線 ビア	26.5	30.5

前節と総合して考察すると, 雑音発生源は関連部品と共に一ヶ所に集約し, 基板の中央から波長の 2% 以内となる位置にビアを配置すれば, 前報と同程度の雑音低減が期待できることがわかった。この手法で奇数の共振モードの雑音が低減され, 他の対策で共振モード 2 を抑えれば, 雑音対策として十分な結果が得られる (共振モード 4 以降は実験結果からも雑音が小さく対策の必要はないと考えられる)。

## 4. まとめ

電気製品のプリント回路基板における GHz 帯の

電磁雑音について, VCC プレーンと GND プレーンで形成される平行平板共振に着目し, 主に試作基板の放射電界強度を放射エミッション測定システムで測定することにより, 雑音低減化を目指して取り組んだ。その結果, 雑音発生源の配置ずれの影響を測定により明らかにし, 雑音発生源の位置をプレーン中央部に配置するという容易な設計方法により雑音低減化の手法として活用できることを示した。

今後の予定としては, 技術相談, 試験業務, 共同研究等の技術支援手段を通じて, 今回開発した設計指針等について県内企業へ普及技術支援していく予定である。

## 謝辞

本報の実験に用いた 1 GHz 超放射エミッション測定システムは, 平成 22 年度電源立地地域対策交付金交付事業 (経済産業省) により機器設備の整備を行った。関係各位に心より御礼申し上げます。

## 参考文献

- 1) 佐藤利三郎ほか: “EMC 電磁環境学ハンドブック 資料編 EMC 規格規制”. 三松 (2009)
- 2) 戸花照雄: “プリント基板上のスロットとその伝送線路への影響”. 電磁環境工学情報, 309, p91-102 (2014)
- 3) 井上正弘: “電気用品安全法技術基準省令の改正と電波雑音規制”. 電磁環境工学情報, 309, p103-107 (2014)
- 4) 小磯賢智ほか: “シールド材評価装置の電磁波シミュレーション解析”. 平成 20 年度三重県工業研究所研究報告, 33, p44-47 (2009)
- 5) 小磯賢智ほか: “EMI 抑制と電磁界シミュレーションの活用”. 平成 21 年度三重県工業研究所研究報告, 34, p62-66 (2010)
- 6) 小磯賢智ほか: “電子回路基板の EMI ノイズ対策技術”. 平成 22 年度三重県工業研究所研究報告, 35, p15-21 (2011)
- 7) 小磯賢智ほか: “高周波 (GHz) における電磁雑音低減技術の開発 —プリント回路基板における高周波雑音発生状況の検討—”. 平成 23 年度三重県工業研究所研究報告, 36, p41-43 (2012)
- 8) 濱口聡ほか: “高周波 (GHz) における電磁雑音低減技術の開発— プリント回路基板の電源プレーンにおける雑音低減化の検討 —”. 平成 24 年度

三重県工業研究所研究報告, 37, p42-49 (2013)

9) 遠矢弘知：“はじめてのノイズ対策技術”. 工業調査会 (1999)

10) 大力賢次：“プリント配線板の EMI への影響について —シミュレーション活用によるノイズ低減技術の研究 第一報—”. 茨城県工業技術センタ

ー研究報告, 28 (1999)

11) “電子回路基板材料 総合カタログ”. パナソニック 電子材料ビジネスユニット (2013)

12) 和田修己：“プリント基板からの電磁波放射（その 2）”. エレクトロニクス実装学会誌, 4 (4), p322-327 (2001)